

キーボード・ディスプレイ
コントロール L S I
S S K 8 2 C 7 9 A
データ・ブック



〒630-8001 奈良市法華寺町 82-1-423

TEL : 0742-36-1190 FAX : 0742-35-4490

HomePage : <http://www.sursys.com>

e-Mail : sales@sursys.com

目次

第1章概説 -----	1	第4章標準命令 -----	13
1-1) はじめに -----	1	Com.0] モードセット -----	13
1-2) SSK82C79A の主な機能・特徴 -----	1	Com.1] プログラム・クロック -----	13
第2章入出力信号 -----	2	Com.2] センサーRAM 読出しアドレス設定 -----	14
2-1) SSK82C79A 端子配列 -----	2	Com.3] 表示 RAM 読出しアドレス設定 -----	14
2-2) SSK82C79A 端子機能 -----	3	Com.4] 表示 RAM 書込みアドレス設定 -----	15
【1】 CLK [43] IN -----	3	Com.5] 表示制御 -----	15
【2】 RESET [5] IN -----	3	Com.6] クリア命令 -----	16
【3】 CS# [19] IN -----	3	Com.7] 割込み終了命令 -----	16
【4】 A0 [18] IN -----	4	第5章拡張命令 -----	17
【5】 RD# [6] IN -----	4	Ext.1] キー・デバウンス時間 (001xb) -----	17
【6】 WR# [7] IN -----	4	Ext.2] 拡張走査キー (010xb) -----	18
【7】 DB0-7 [9-16] I/O -----	4	Ext.3] 液晶文字表示 I / F (011xb) -----	19
【8】 IRQ [44] OUT -----	4	Ext.4] 拡張クロック分周設定 (10xxb) -----	20
【9】 SL0-3 [31-34] OUT -----	4	Ext.6] BD / SL3#ポート出力設定 (110xb) -----	20
【10】 RL0-7# [37,38,40,41,1-4] IN -----	4	第6章使用上の注意 -----	21
【11】 SHIFT/L_CS# [35] IN -----	5	6-1) SSK82C79A の入力レベル -----	21
【12】 CNTL/STB [36] IN -----	5	6-2) アクセスネゲート時間 -----	21
【13】 OUTB0-3, OUTA0-3 [29-22]		6-3) 高速プロセスの影響 -----	22
L_WAIT [23], L_E [22] OUT -----	5	第7章電気特性・外形 -----	23
【14】 BD#/SL3# [20] OUT -----	5	7-1) 最大定格 -----	23
第3章動作概要 -----	6	7-2) DC 電気特性 -----	23
3-1) CPU インターフェース -----	6	7-3) 入力容量 -----	23
3-2) タイミング -----	6	7-4) AC 電気特性 5V±10% -----	24
3-3) キーデータ読み込み -----	7	7-4-1) CPU データ読込サイクル -----	24
3-3) キーデータ読み込み -----	8	7-4-2) CPU データ書込サイクル -----	24
3-3-1) 2キーロックアウト -----	8	7-4-3) CPU アクセス・ネゲート・サイクル -----	24
3-3-2) Nキーロールオーバー -----	8	7-4-4) その他の信号 -----	24
3-3-3) 拡張Nキーロールオーバー -----	9	7-5) AC 電気特性 3.3V±10% -----	25
3-3-4) センサー・マトリックス・モード -----	10	7-5-1) CPU データ読込サイクル -----	25
3-3-5) ストローブ入力モード -----	10	7-5-2) CPU データ書込サイクル -----	25
3-3-6) FIFO とステータス・レジスター -----	11	7-5-3) CPU アクセス・ネゲート・サイクル -----	25
3-4) 表示データ -----	12	7-5-4) その他の信号 -----	25
3-4-1) 左値数 -----	12	7-6) パッケージ外形図 -----	28
3-4-2) 右値数 -----	12	7-7) ハンダ付け条件 -----	28
3-4-3) 16桁表示 -----	12	7-8) 回路例 拡張機能を使用 -----	29
3-4-4) 8桁表示 -----	12		
3-4-5) 4桁表示 -----	12		

図 表 目 次

図 1-1) SSK82C79A ブロック図----- 1	図 5-1) キー・デバウンス時間設定命令----- 17
図 2-1) SSK82C79A ピン配列-----2	図 5-2) キー・デバウンス時間----- 17
図 2-2) リセット直後の状態-----3	図 5-3) 拡張走査キー命令----- 18
表 3-1) SSK82C79A レジスタ-----6	図 5-4) 拡張Nキーロールオーバー・キーコード----- 18
図 3-1) SSK82C79A のタイミング信号-----7	図 5-5) 液晶文字表示 I / F 命令----- 19
図 3-2) キー読込サイクル-----8	図 5-6) 液晶文字表示モジュール接続タイミング--- 19
図 3-3) 拡張Nキーロールオーバー・ データ転送タイミング-----9	図 5-7) 液晶文字表示モジュール接続例----- 19
図 3-4) キー接続例-----9	図 5-8) プリスケール分周命令----- 20
図 3-5) SSK82C79A 読み出しデータ----- 10	図 5-9) BDポート出力設定命令----- 20
図 3-6) ステータスレジスタ----- 11	図 6-1) CMOS レベルへの変更----- 21
図 3-7) 左値数・右値数----- 12	図 6-2) アクセスネゲート時間----- 21
図 4-1) Com.0】ビット・セット----- 13	図 6-3) リンギングによるエラー----- 22
図 4-2) Com.1】ビット・セット----- 13	図 7-1) CPU読み出しタイミング----- 26
図 4-3) Com.2】ビット・セット----- 14	図 7-2) CPU書き込みタイミング----- 26
図 4-4) Com.3】ビット・セット----- 14	図 7-3) CPUアクセス・ネゲート・タイミング--- 26
図 4-5) Com.4】ビット・セット----- 15	図 7-4) その他の信号----- 27
図 4-6) Com.5】ビット・セット----- 15	図 7-5) SSK82C79A 外形・捺印図----- 28
図 4-7) Com.6】ビット・セット----- 16	図 7-6) 赤外線リフロー温度プロファイル----- 28
図 4-8) Com.7】ビット・セット----- 16	

Rev1.0	新規	2004. 9 / 15
Rev1.1	図7-5, 図7-6 変更	2005. 5 / 13
Rev1.2	図4-8, 図5-* 命令コードミス変更	2007. 5 / 22

《本データブックに関する注意》

- 1) 本データブックに記載された内容は、機能・設計・技術等の変更により、予告無く変更されることがあります。
- 2) ここに記載されている回路等は説明のための参考として示しているもので、仕様に起因する損害、特許権、その他の権利侵害に関しては、当社はいっさいその責任を負いません。
- 3) ここに記載されている回路等は動作を保証するものではありません。ユーザーにおいて電圧や温度に対するマージンを十分に確認した後、製品化してください。

第 1 章概説

1-1) はじめに

SSK82C79A は業界標準の I8279 とコンパチブルなキーボード/ディスプレイ制御 LSI です。SSK82C79 のバグを修正し、機能を追加しました。

標準では 8 ビット CPU バスに直結して、最大 64+2 接点のキーボードと、16 桁×8 ビットの表示を制御します。ただし、I8279 の内部仕様（回路図やマスク情報）を入手したわけではなく、公表されている複数のメーカーのデータブックや、実物の信号をチェックして仕様を取りまとめ、弊社で独自に設計したものです。

拡張機能として、Nキーロール・オーバー方式で最大 128 接点のメーク/ブレイク/リピート・コードを送り出す拡張走査キー・モードを設けました。その他、液晶文字表示モジュールへのインターフェース回路、クロックプリスケール回路、チャタリング対応時間の設定機能等を追加しています。

プロセスは最新の CMOS のゲートアレー技術を使っており、電気特性は I8279 より改善されています。また、電源電圧 3.3V でも動作可能です。

1-2) SSK82C79A の主な機能・特徴

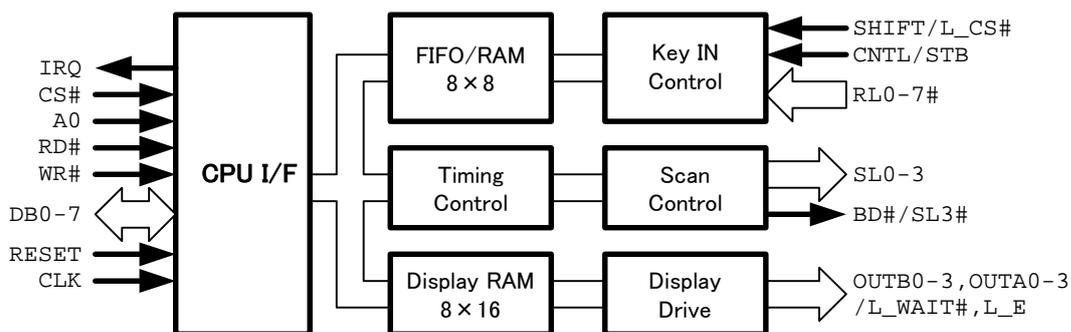
- 1) キーボード接点数----- $8 \times 8 = 64 + 2$ (CNTL+SHIFT)、 $8 \times 16 = 128$ (拡張機能)
- 2) キー入力 FIFO ----- 8 バイト
- 3) キーアクセス----- 2 キーロックアウト、Nキーロールオーバー
- 4) その他の入力----- センサーマトリックス、ストロープ入力
- 5) 表示桁数----- 8×16 桁 = 128 点
- 6) 電源電圧範囲----- 5V or 3.3V $\pm 10\%$
- 7) 動作温度----- $-40 \sim +85^\circ\text{C}$
- 8) パッケージ----- LQFP 44 Pin
- 9) その他の特徴

クロック以外の入力は全て CMOS レベル・ヒステリシス入力で、ノイズに強くなっています。

出力ローレベル・シンク電流は 9mA (Min) で既存製品の 4 倍有ります。

CPU アクセス・タイムは 50n 秒 (Max) と既存製品の 2 倍以上高速です。

図 1-1) SSK82C79A ブロック図



第2章 入出力信号

2-1) SSK82C79A 端子配列

図 2-1) で SSK82C79A のピン配列を示します。

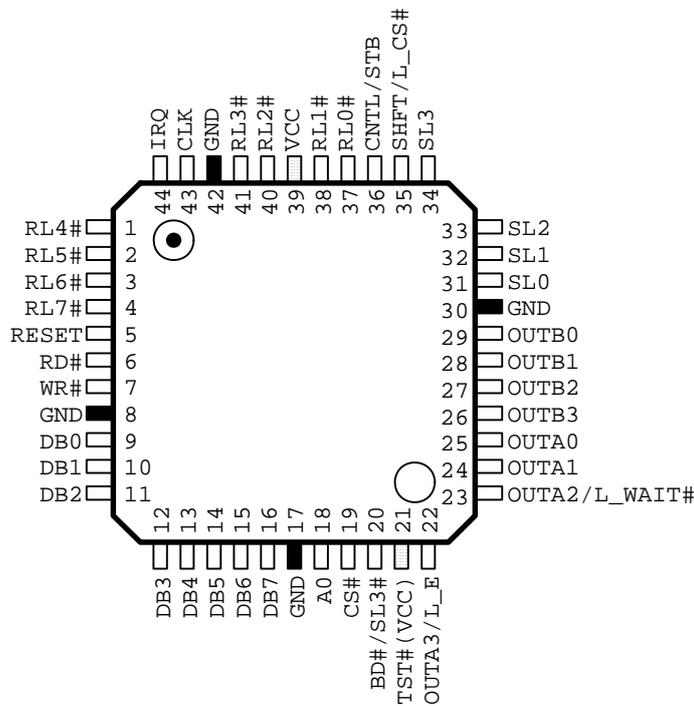
SSK82C79A はプラスチック LQFP 44 Pin パッケージに入っています。SSK82C79 とはピンコンパチブルで、そのまま置き換えることができます。I8279 とは信号順は合っており、パターンの変更は簡単です。

グラウンドは4本、VCC ラインは1本持っています。

これらは全て電源ラインになるべく太い線で接続し、積層セラミックコンデンサでバイパスしてください。

Pin 21 は SSK82C79 で VCC ラインでしたが、SSK82C79A ではテストピン TST#です。通常は VCC ラインに直結しておいてください。

図 2-1) SSK82C79A ピン配列



2-2) SSK82C79A 端子機能

信号名に CS#のように"#"マークがついていれば、低レベルがアクティブな負論理信号を示します。その他は正論理信号を示します。

電圧レベルの高低にかかわらず、信号がアクティブであることを示すのに「アサート」、信号が非動作であることを示すのに「ネゲート」という言葉を使います。

【1】CLK [43]-----IN

内部タイミング信号を作り出すため、システムから入力するクロック信号です。

内部基準クロックを 100KHz とするために、CLK 入力を Com.1] プログラムクロックで 2-31 分周します。

例えば、CLK に 3MHz のクロックを入力し、Com.1] に 11110b (30d) をセットすることで、内部基準クロックを 100KHz とします。

SSK82C79A の拡張機能では、最大 3 ビットの分周カウンタを通すことができ、最高 10MHz のクロックを入力することができます。詳細は第 5 章 Ext.4] 拡張クロック分周 を参照してください。

CS#等の CPU 側インターフェース信号は、CLK とは全く非同期に動作します。

CMOS レベル、標準 50K Ω のプルアップ抵抗入力となっています。

【2】RESET [5]-----IN

High レベルにすることで、SSK82C79A は初期状態にセットされます。

その時の内部状態は図 2-2) に示します。

RESET アサート中は内部タイミング・カウンタもクリアされます。RESET をネゲートにするとすぐにカウントを始めます。

CMOS シュミット・レベル、標準 50K Ω のプルアップ抵抗入力となっています。

【3】CS# [19]-----IN

チップセレクト信号です。通常 CPU の上位アドレスをデコードし、Low 入力で SSK82C79A をアクセスします。

CMOS シュミット・レベル、標準 50K Ω のプルアップ抵抗入力となっています。

図 2-2) リセット直後の状態

Com.0	01000	16×8 表示、左置数、エンコード走査、2 キーロックアウト
Com.1	11111	分周比=31
Com.2	1X000	センサ RAM アドレス=0、Auto Increment
Com.3	10000	表示 RAM 読み出しアドレス=0、Auto Increment
Com.4	10000	表示 RAM 書き込みアドレス=0、Auto Increment
Com.5	X0000	Display RAM Not Write Inhibit、Not Blank Out
Com.6	00000	クリア命令無し、Blank Code Not Set
Com.7	00000	リセットしない 拡張機能 OFF
FIFO Status	00000000	FIFO=0、Error=0
IRQ	0	割り込み出力=0
Data Read		Key FIFO Data Mode
Write Data		Display RAM Address=0
Display RAM		不定
FIFO RAM		不定

【4】 A0 [18] ----- IN

通常 CPU の最下位アドレスを入力し、下のようデータ・命令を切り替えます。

0 : 表示データの書き込み。

キー・表示データの読み出し。

1 : 命令データの書き込み。

ステータスデータの読み出し。

CMOS シュミット・レベル、標準 50K Ω のプルアップ抵抗入力となっています。

【5】 RD# [6] ----- IN

読み出しストロブ信号です。Low にすることによって、キー・表示データ又はステータスデータを読み出すことができます。

CMOS シュミット・レベル、標準 50K Ω のプルアップ抵抗入力となっています。

【6】 WR# [7] ----- IN

書き込みストロブ信号です。Low にすることによって、表示データ又は命令データを書き込むことができます。

なお、CS#, RD#, WR#信号全てが Low になると、SSK82C79A はテストモードとなり、本来と全く違う信号が入出力される可能性があります。リングング等の極短時間でも、このようにならないように気をつけてください。

CMOS シュミット・レベル、標準 50K Ω のプルアップ抵抗入力となっています。

【7】 DB0-7 [9-16] ----- I/O

CPU とデータをやり取りする 8 ビット幅の双方向データバスです。

CS#がアサートしてており、RD#がアサートされると SSK82C79A から CPU へ、WR#がアサートされると CPU から SSK82C79A へデータ転送が行われます。

CS#がネゲートされるとハイ・インピーダンス状態となり、バスと切り離されます。

CMOS シュミット・レベル入力、9mA シンク出力となっています。

【8】 IRQ [44] -----OUT

CPU への割込み要求信号です。IRQ がアサート／ネゲートされる条件を下に示します。

- 1) キー入力・ストロブ入力モードでデータが入力して、FIFO にデータが入ったときアサートされます。CPU が FIFO データを読み出すタイミングでネゲートされます。データを読み出ししても FIFO にデータが残っていると、IRQ は再びアサートします。FIFO が空になるとネゲートしたままとなります。
- 2) キー入力Nキーロールオーバー時、Com.7] エラーモードセットで E=1 を書き込んだ特殊エラーモードになり、1 SLC に複数のキーが ON になったとき、特殊エラーとして、IRQ がアサートします。FIFO ステータス・クリア命令 (CF, CA) で IRQ はネゲートされます。
- 3) センサー・マトリックス・モードで 64 キーのうち 1 キーでも変化すれば、そのスキャンの終わりで IRQ をアサートします。Com.7] エンドインタラプト命令の書込みで、IRQ はネゲートされます。

9mA シンク出力となっています。

【9】 SL0-3 [31-34] -----OUT

キースイッチ・センサーマトリックス入力や、表示桁を走査する信号出力です。

4 ビットで 8 or 16 桁のエンコード信号を、又は 4 桁のデコードされた信号を出力します。

9mA シンク出力となっています。

【10】 RLO-7# [37,38,40,41,1-4] ----- IN

キー・センサーマトリックス入力のリターン信号や、ストロブ・データ信号入力ピンです。

CMOS シュミット・レベル、標準 50K Ω のプルアップ抵抗入力となっています。

【11】 SHIFT/L_CS# [35] ----- IN

キースイッチ入力モードで、キーコード・ビット6に直接反映される、入力信号です。通常シフト・キーとして使います。

SHIFT 入力は入力レベルが、そのまま正論理でビット6に出力されます。キーがONして、Low レベルが入ったとき、ビット6に0が出力されます。

命令データ 111E0111b を書き込んで「液晶文字表示 I/F モード」になった時は、LCD I/F CS#入力信号となります。詳細は第5章 Ext.3】を参照してください。

CMOS シュミット・レベル、標準 50KΩ のプルアップ抵抗入力となっています。

【12】 CNTL/STB [36] ----- IN

キースイッチ入力モードで、キーコード・ビット7に直接反映される、入力信号です。通常コントロール・キーとして使います。

CNTL 入力は入力レベルが、そのまま正論理でビット7に出力されます。キーがONして、Low レベルが入ったとき、ビット7に0が出力されます。

ストローブ入力モードでは、RL0-7#入力のラッチ・クロックとなります。STB Low レベルでデータを読み込み、High への立ち上がりで FIFO に取り込みます。

CMOS シュミット・レベル、標準 50KΩ のプルアップ抵抗入力となっています。

【13】 OUTB0-3, OUTA0-3 [29-22] L_WAIT [23], L_E[22] ----OUT

表示のための8ビットデータ出力です。

4, 8, or 16 種類のデータを SL0-3 と同期して、時分割で出力します。また、SL0-3 の切り替り時にはブランクコードを出力し、表示の乱れを防ぎます。

これは、2本の4ビットコードと見ることもでき、4ビット単位で書込みやブランク制御をすることができます。OUTB0-3 がデータバスの下位4ビット、OUTA0-3 が上位4ビットに相当します。

命令データ 111E0111b を書き込んで「液晶文字表示 I/F」になった時は、OUTA2 [23]は LCD I/F WAIT#信号に、OUTA3 [22]は LCD I/F E 信号となります。詳細は第5章 Ext.3】を参照してください。

9mA シンク出力となっています。

【14】 BD#/SL3#[20] -----OUT

表示出力がブランクであることを示す信号です。

SL0-3 の切り替り時、及び OUTB0-3, OUTA0-3 の8ビット全部がブランクモードのとき、Low になってブランクであることを示します。

命令データ 111E1101b を書き込んだ時は BD#[20]は SL3 の反転信号 SL3#となります。詳細は第5章 Ext.6】を参照してください。

9mA シンク出力となっています。

第3章動作概要

3-1) CPU インターフェース

SSK82C79A の CPU 接続は、標準的な 80 系 I/O デバイス I/F にしたがいいます。

CPU から見て、CS#=0, RD#=0 でデータを読み込み、CS#=0, WR#=0 でデータを書き込みます。

内部レジスタ切り換えのために A0 があり、読み込み・書き込み各々に 2 本のレジスタを認識します。

命令データは 8 ビットを 3+5 ビットに分け、8 本の 5 ビット命令レジスタとみなします。

データ読み込みはキー・コード等の入力データと、表示 RAM データの読み出しに分けるため、Com.2】 , Com.3】 の命令を使います。

CS#, RD#, WR# が 0 の時、テストモードになります。これらの様子を表 3-1) にまとめました。

表 3-1) SSK82C79A レジスタ

CS#	RD#	WR#	A0	Com. 2/3	動作
1	-	-	-	-	Not Select
0	0	1	0	Com. 2*	FIFO/RAM Data Read
0	0	1	0	Com. 3	Display RAM Data Read
0	0	1	1	-	Status Read
0	1	0	0	-	Display RAM Write
0	1	0	1	-	Command Data Write
0	0	0	-	-	Test Mode

3-2) タイミング

SSK82C79A の動作は、CLK 入力信号を元にタイミングを取っています。

最高 10MHz の CLK 信号は、Ext.4】 拡張クロック分周設定命令 が入っていると分周回路に入ります。

拡張分周回路出力か CLK 信号は、Com.1】 プログラム・クロックで設定されるプリスケアラ回路で 2-31 分周して、標準 100KHz の基準クロックを作ります。

基準クロックの 100KHz は大きく変わると、表示やキー読み込みのチャタリング処理に影響が出ます。表示・キーデバウンスサイクルは基準クロックの 1024 倍となります。

表示サイクルは 60Hz より大きくしないとチラツキが気になります。そのため、基準クロックは 60KHz 程度が下限になります。通常、キーのチャタリング時間は 10m 秒程度と言われているため、100KHz 程度が上限になります。

Ext.1】 キー・デバウンス時間命令 の設定で、キーデバウンスサイクルは 2 倍の時間をとることができます。そのため、SSK82C79A では 200KHz 近くまで上限を上げることができます。

以下の信号タイミングは基準クロックを 100KHz として表します。

基準クロックを 8 分周して 1 キー入力、それを 8 分周した 640 μ 秒で、1 行分のキー入力及び 1 桁分の表示を行ないます。

表示の桁 (SL0-3) が変わる時、表示データの出力 (OUT0-7) とのタイミングの微少な違いが表示に表れないように、前後にブランク信号 (BD#) をアサートし、ブランクコード (OUT0-7) を出力します。

640 μ 秒を 16 分周した 10.24m 秒は、16 桁の表示サイクルとなります。これを 1 SL Cycle (1 SLC) とします。

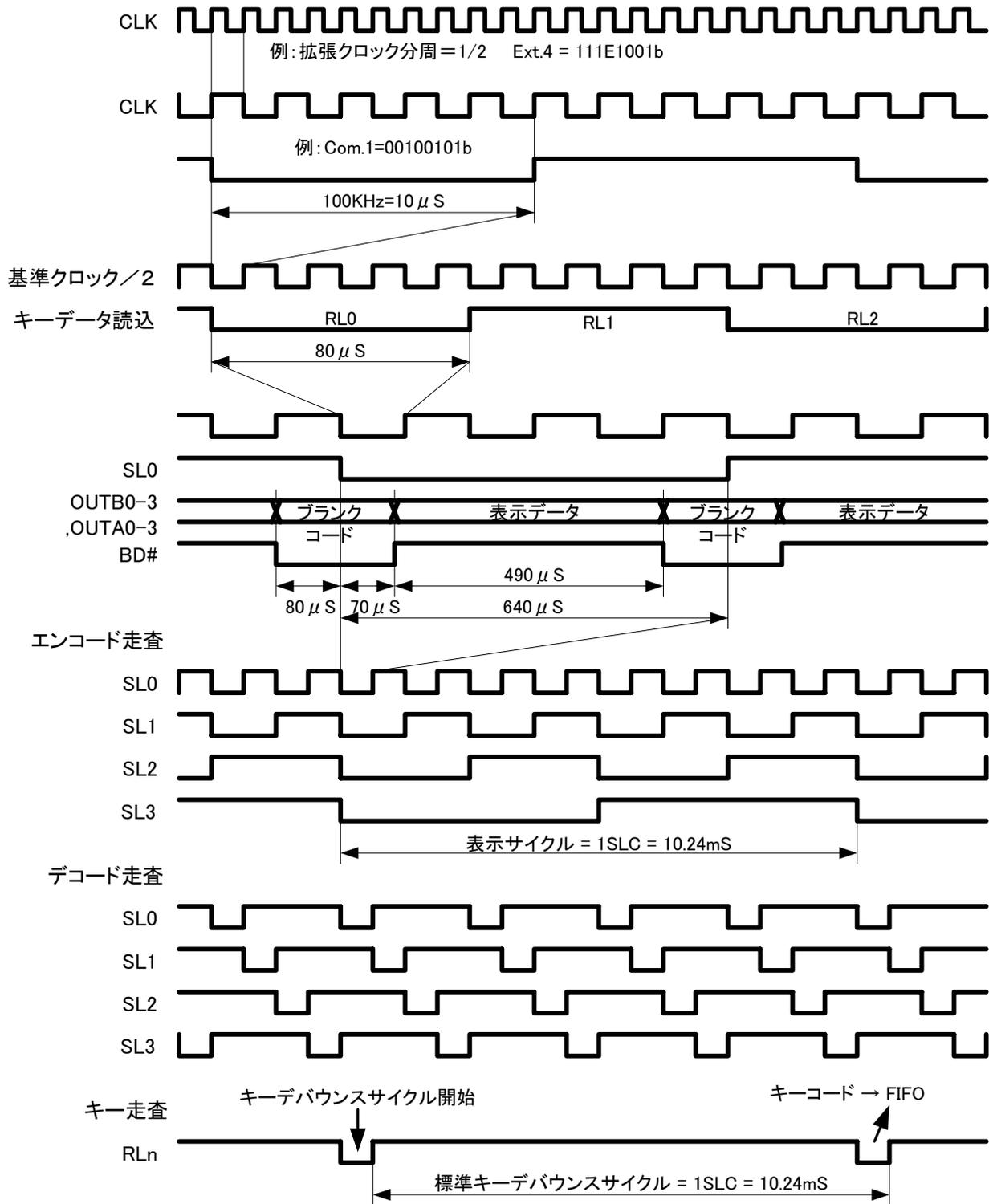
表示桁数が 8 桁のときは、1 SLC の間に 2 回同じデータが表示されます。エンコード走査のときは、1 SLC の間に 4 回同じデータが表示され、1 桁の表示時間は変わりません。

1 SLC はまた、キーを 1 通り読み出すキー・リード・サイクルなります。通常、この間に 2 回キーデータを読み込み、2 回とも同じキーが ON であれば、FIFO にキーコードを取り込みます。Ext.1】 キー・デバウンス時間が設定されていれば、2 SLC の間に 3 回キーコードをチェックします。

どちらの時間に設定しても、キーが ON してから FIFO にコードを読み込む時間をデバウンスサイクルとします。

これらの様子を図 3-1) にまとめました。

図 3-1) SSK82C79A のタイミング信号



3-3) キーデータ読み込み

キーデータ読み込み方式は Com.0】モードセットの bit 2,1 : K1, K0 2 ビットで設定します。

Ext.2】拡張走査キー命令を書き込むと上の 2 ビットに関わらず、拡張走査キーボードモードになります。

3-3-1) 2 キーロックアウト

1 つのキーだけが 1 SLC の間 ON であれば、そのキーが有効であると認識し、キーコードを FIFO に取り込みます。

1 SLC に他のキーが ON であれば、双方のキーとも有効とはみなさず、ただ 1 個のキーのみが ON になるまで待ちます。また、FIFO に取り込んだキーが引き続き ON であれば、それが OFF になるまで、他のキー入力を受け付けません。

データコードは下位 3 ビットに RL0-7# をエンコードした値、bit 5-3 に SL2-0 の値、bit 6 に SHIFT 入力、bit 7 に CNTL 入力が入ります。

デコードモードのときは $8 \times 4 = 32$ キーだけが有効です。キーコードの bit 5 は必ず 0 になります。1 SLC は 10.24 m 秒であることに変わりはありません。

キーコードの構造は N キーロールオーバーも同じです。

3-3-2) N キーロールオーバー

N キーロールオーバーは同時に複数のキー入力を受け付けます。

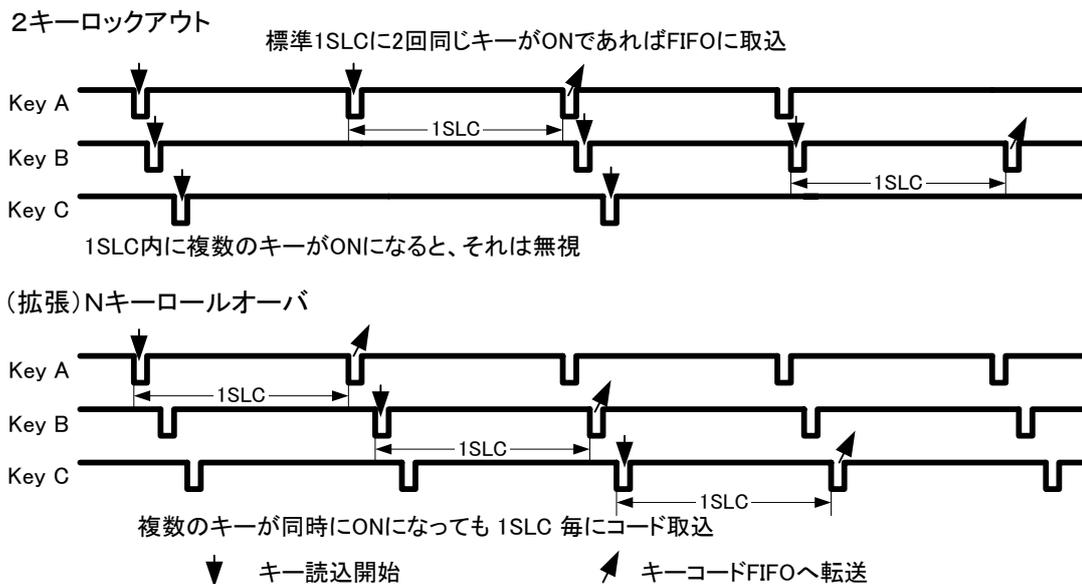
各キーに対して 1 デバウンスサイクルの間 ON であれば、他のキー入力は関係なく、キーコードを FIFO に取り込みます。ただし、1SLC には 1 キー入力しか受け付けません。同時に複数のキーが ON になった時は、1 SLC 毎に 1 つのキーコードが FIFO に書き込まれることとなります。

3-3-2-1) 特殊エラーモード

Com.7】bit 4 : E=1 にセットすると、1 SLC に複数のキーが ON になると、エラーとみなし、ステータス bit 6 : S/E を 1 にして、IRQ をアサートし、以降のキー入力を禁止します。

Com.6】bit 1 : CF or bit 0 : CA に 1 を書き込めば、S/E を 0 にして、IRQ をネゲートします。

図 3-2) キー読込サイクル



3-3-3) 拡張Nキーロールオーバー

SSK82C79A で追加したキー入力方式です。パソコンのキーと同様にメーク/リピート/ブレイクコードを出力します。16×8=128 キーをサポートしています。SHIFT, CTRL 入力は無視します。

1 キーがデバウンスサイクルの間 ON であれば、まずメークコードを FIFO に取り込みます。その後 ON し続けると、リピート開始時間 (RST) 後、リピート時間 (RPT) 毎にメークコードと同じリピート・コードを FIFO に取り込み続けます。キーが OFF になるとブレイク・コードを FIFO に取り込み終了します。

1つのキーAが ON にしたまま、別のキーBを ON にすると、キーBのメーク/リピート/ブレイクコードを出力します。その後キーAを OFF にすると、キーAのブレイクコードが最後に出力されます。CPU でキーAをシフトキーと定義すると、キーBはシフト中に ON されたことになります。

図 3-3) 拡張Nキーロールオーバー・データ転送タイミング

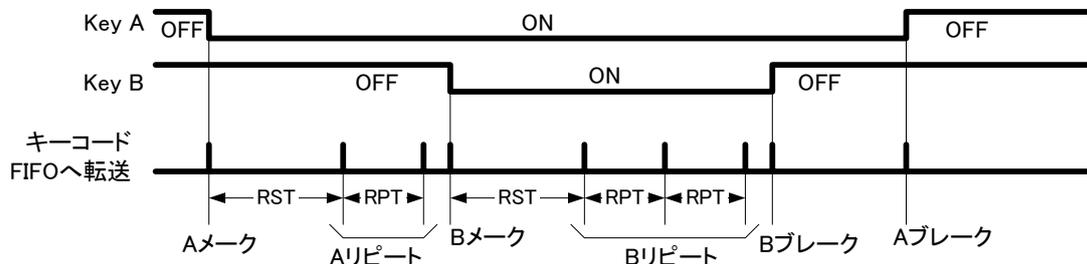
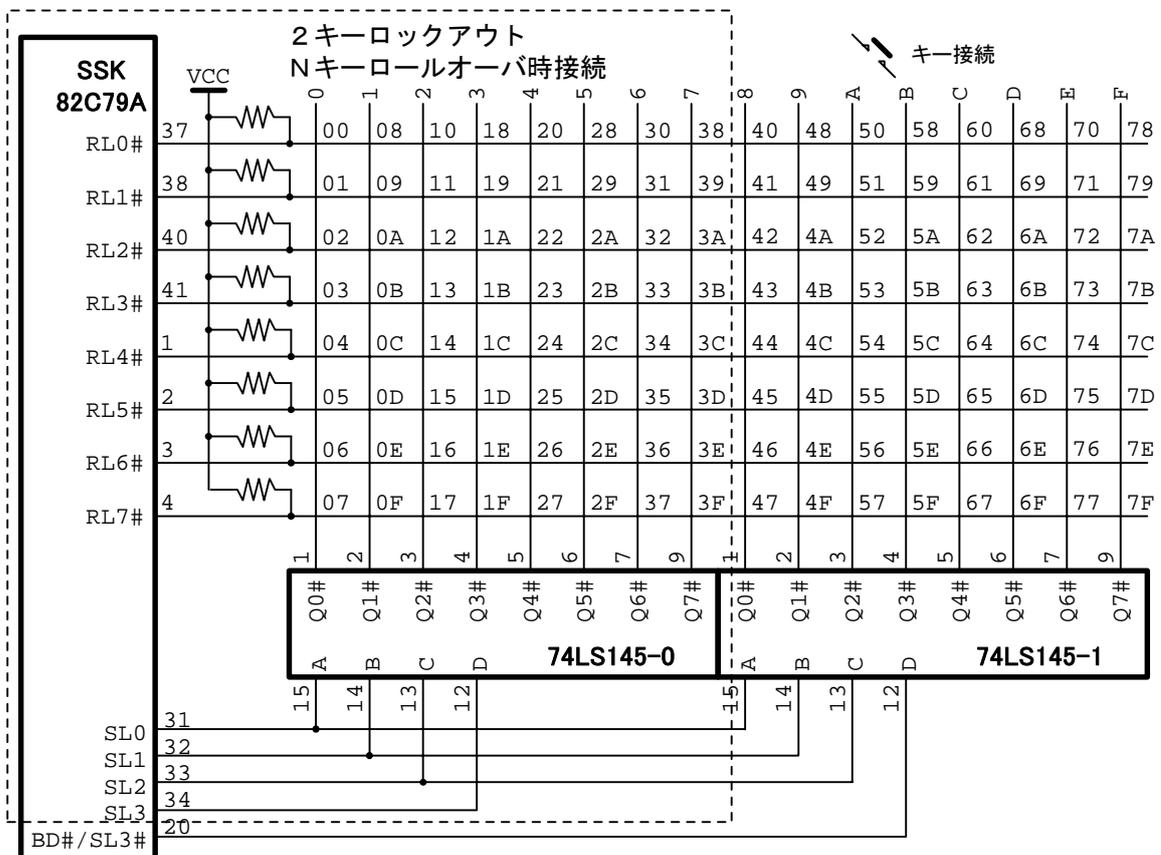


図 3-4) キー接続例



注意 1 : Ext6 (111E1101b) を書き込んで PIN20 を SL3# に設定
 注意 2 : 74LS145-0 の D 入力 は SSK82C79 では GND に接続しなければならなかったが SSK82C79A では SL3 に接続してもよい。

3-3-4) センサー・マトリクス・モード

センサー入力をセンサーRAMのビットに1対1対応させたものです。

キー・リード・サイクル (5.12m 秒) で読み込んだデータ (RL0-7) は、0, 1 反転して、センサーRAMに入ります。最短 5.12m 秒ごとにデータが変わります。デバウンス処理は行ないません。

キー・リード・サイクルが終了した時点で、入力データと1サイクル前のデータが違っていれば、IRQ をアサートし、センサー入力を停止します。ここで、CPU がデータを読み込めば、変化後の新しいデータを読み込むこととなります。

センサーマトリクスモードでの典型的な読み込みは Com.2] bit4 : AI=1 とし、CPU は8回分、全 64 ビットのデータを読み込み、その後、Com.7] 割り込み終了命令で IRQ をネゲートします。

Com.2] bit4 : AI=0 であれば、CPU の1度のデータ読み出しで IRQ をネゲートし、次のサイクルからセンサー読み込みを再開することとなります。

3-3-5) ストローブ入力モード

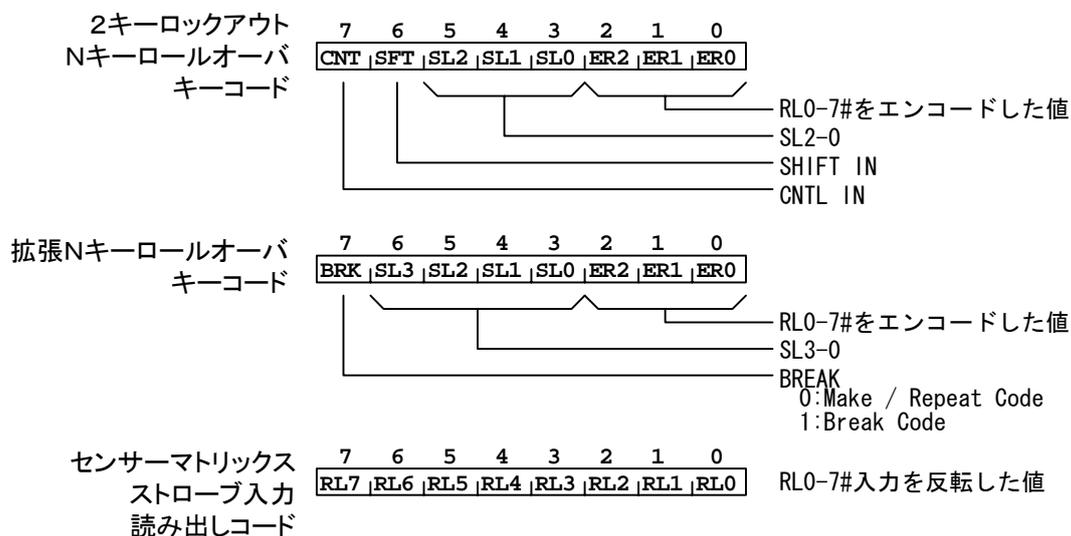
CTRL/STB 入力を入力クロックとした、RL0-7 から DB0-7 への FIFO 回路になります。

RL0-7 入力は 0, 1 反転して、CPU のデータ読み込みで、DB0-7 に読み出されます。

デバウンス処理は行ないません。

CTRL/STB 入力の Low レベルでラッチし、その立ち上げで FIFO に取り込みます。

図 3-5) SSK82C79A 読み出しデータ



3-3-6) FIFO とステータス・レジスター

読み込んだキーコード、又はストロブ入力モード時の RL0-7#データは、最大8バイトの FIFO レジスタに入ります。

ステータス・レジスタの値は CS#=0, RD#=0, A0=1 で CPU に読み出されます。ステータス・レジスタの下位6ビットは FIFO 関係のステータスです。

ステータスの下位3ビット (N2-0) は FIFO に記憶されているバイト数をあらわし、FIFO に入力するたびに1ずつアップし、CPU 側から読み出すたび1ずつダウンしていきます。

8バイトの FIFO が満載になると、bit3 : F に1が立ちます。それ以上データを入力しようとすると、Bit 5 : O オーバー・ランが1になり、そのデータは FIFO に入りません。

FIFO が空 (N2-0=0) になのに、CPU 側からデータを読み出そうとすると、Bit 4 : U アンダー・ランが1になり、その時のデータは意味を持ちません。

FIFO 関係のステータスは、Com.6】 bit 1 : CF 又は bit 0 : CA に1を書き込むことによって、全て0クリアされます。

FIFO にデータが入ると IRQ はアサートし、CPU にデータ読み込み可能であることを知らせます。

CPU が FIFO データを読み出すと、CS#, RD#がアサートしている間 IRQ はネゲートします。FIFO にデータが残っていると、IRQ は再びアサートし、次のデータ読み込みを要求します。FIFO が空になるとネゲートしたままとなります。

bit 6 : S/E は2種類のエラーモードに対応します。

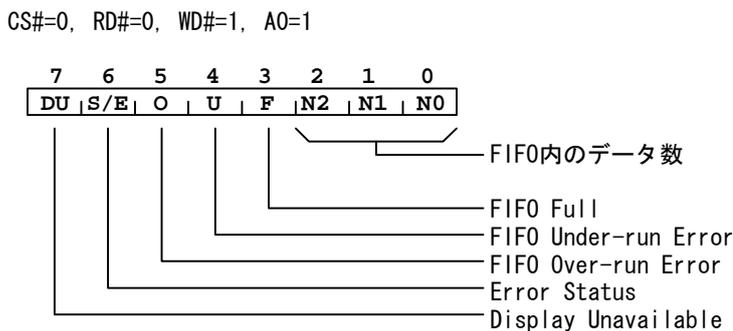
センサー・マトリックス・モードで Com.7】 bit 4 : E = 0 に設定したとき、センサー・スイッチの1つでも ON であると、S/E フラグが1になります。E=1 であれば S/E は0固定です。

Nキーロールオーバーモードで、Com.7】 bit 4 : E = 1 に設定したとき、1 SLC 内に2個以上のキーが ON であれば、スペシャルエラーとなって S/E フラグが1になります。それと同時に IRQ をアサートし、キーコードの FIFO への書き込みを停止します。

S/E は Com.6】 bit 1 : CF 又は bit 0 : CA に1を書き込むことによって、クリアされます。

bit 7 : DU = 1 は表示 RAM への初期設定データの書き込み中を示します。Com.6】 CD = 1 の書き込み命令から 16 CLK 時間1となります。この間、表示 RAM への書き込みはできません。

図 3-6) ステータスレジスタ



3-4) 表示データ

表示データ方式は **Com.0】** の上位 2 ビットで設定します。**Com.0】 bit0=1** の時、**SL0-3** はデコード出力となり、表示も 4 桁となります。

3-4-1) 左値数

表示 RAM の 0 番地が、表示の最も左側に、15 番地 (8 桁時 7 番地、エンコード時 3 番地) が最も右側に対応するように割り付けます。

0 番地からオートインクリメントでデータ入力すると、左端から順に表示していきます。17 番目のデータは左端に戻り、再び右側へ移動していきます。

表示 RAM のアドレスと表示位置とは、1 対 1 対応し、CPU から指定した任意のアドレスにデータを書き込み、読み出しができます。

3-4-2) 右値数

最初の書き込みデータは表示の右端に入り、そこから左の方に表示されていきます。

この方式は、電卓の数字入力表示を模しています。表示 RAM のアドレスは表示位置と直接対応していないため、データ入力の順番等に気をつけなければなりません。

図 3-7) にオートインクリメントでの表示データ書き込み状況を示します。上の 0-F が表示桁論理番号、箱の中の数字は入力桁番号を表します。

3-4-3) 16 桁表示

SL3-0 をデコードして 16 桁分のデータを出力します。

標準タイミングで 1 周期 10.24m 秒になります。1 桁あたり 640 μ 秒の時間が割り当てられますが、切替え時のブランク時間を差し引くと 490 μ 秒表示データが出力され、約 1/20 のデューティ比となります。

3-4-4) 8 桁表示

SL2-0 をデコードして 8 桁分のデータを出力します。

SL3 も 16 桁時と同様に出力するため、デコーダ IC には **SL3** を接続してはなりません。

標準タイミングで 1 周期 5.12m 秒になります。1 桁あたり 640 μ 秒の時間に、切替え時のブランク時間を差し引くと 490 μ 秒表示データが出力され、約 1/10 のデューティ比となります。

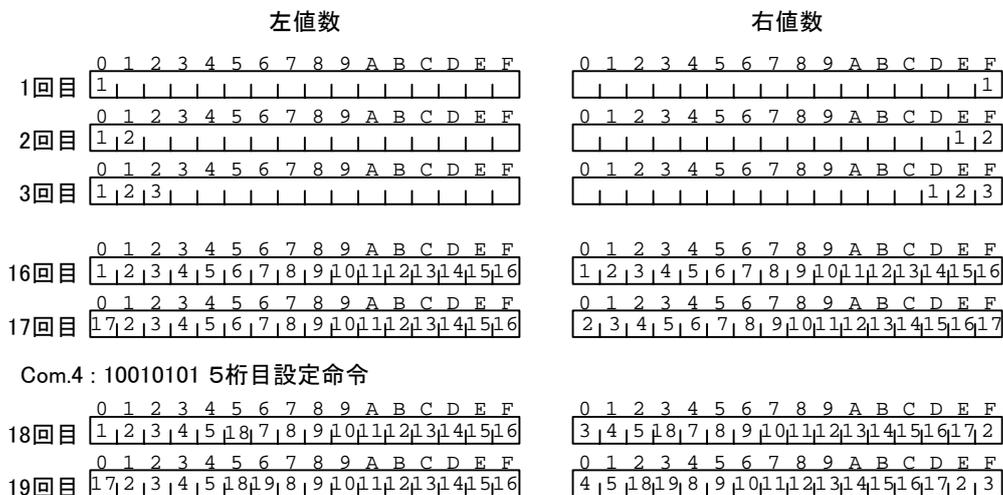
Com.3】, **Com.4】** で表示 RAM をアクセスするとき、**A3** の値は無視され、01111000b は 01110000b と同じアドレスを指定することになります。

3-4-5) 4 桁表示

SL3-0 からデコードした信号を出力して、4 桁分のデータを出力します。標準タイミングで 1 周期 2.56m 秒になります。1 桁あたり 640 μ 秒の時間に、切替え時のブランク時間を差し引くと、490 μ 秒表示データが出力され、約 1/5 のデューティ比となります。

Com.3】, **Com.4】** で表示 RAM をアクセスするとき、**A3**, **A2** の値は無視されます。

図 3-7) 左値数・右値数



第4章標準命令

CS#=0, A0=1 で WR#=0 からの立ち上がりエッジで、CPU からの命令データを記憶します。

DB0-7 の 8 ビットデータは、上位 3 ビットで 8 本の 5 ビットレジスターを選択し、書き込むことになります。

ここで、上位 3 ビットの番号を基に、Com.0-7】の番号をつけ、ビット単位で設定データを説明します。なお、"*"マークはリセット直後の初期設定値を示します。

命令データは書き込み専用で、読み出すことはできません。

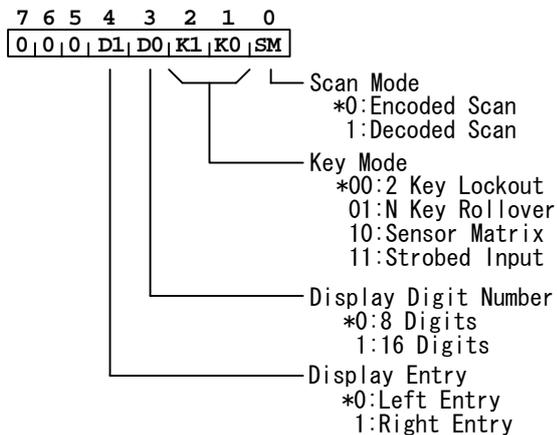
Com.0】モードセット

表示モード、キー入力モード及び SL0-3 の出力モードの設定を行います。

エンコードモードではSL0-3 で 2⁴=16 桁、又は 8 桁の表示、及び 8 行のキー読み込みを行います。デコードモードは 4 桁の表示、4 行のキー読み込みを行います。

リセット直後は「16×8 表示、左置数、エンコード走査、2 キーロックアウト」に設定されます。

図 4-1) Com.0】ビット・セット



Com.1】プログラム・クロック

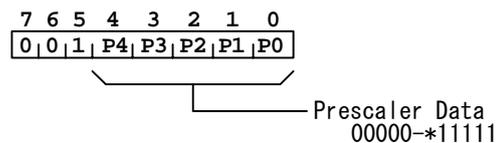
内部基準クロックを造るため、CLK 入力か拡張クロック分周の出力を、分周するプリスケアラの値を設定します。

標準 100KHz の内部基準クロックをつくります。

5 ビットのプリスケール値 P4-0 は 2-31 の値で分周比を設定します。P4-0 に 0 or 1 のデータを書き込んだ時は 2 に設定されます。

RESET 入力後の初期値としては 31 がセットされます。クリア・コマンド等の他の命令ではこの値は変わりません。

図 4-2) Com.1】ビット・セット



Com.2】 センサーRAM

読出しアドレス設定

センサー・マトリックス・モードのとき、センサーRAMのデータを読み出すアドレスを設定します。

1度設定すると、データ読み出しの度に設定する必要は有りません。

A2-0の3ビットで8行のセンサーRAMアドレスを設定し、次のデータ読み出しでセンサーRAMデータを読み出します。

デコードモードではA2の値は無視されます。

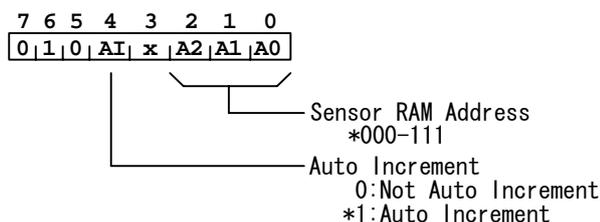
AIビットが1であれば、センサーRAM読み出しでアドレスをインクリメントし、連続したアドレスのデータを次々に読み出すことができます。

キー読み込み・ストロブ入力の場合はセンサーRAMはFIFOとして働き、設定データは意味を持ちません。

どのモードであっても、Com.3】命令で表示RAM読み出しモードに設定されていたとき、Com.2】命令でセンサーRAM or FIFO RAMデータ読み出しモードに切り替えます。

Com.2】の設定データはCom.3】の設定データに、及びその逆方向にも、影響は及ぼしません。

図 4-3) Com.2】 ビット・セット



Com.3】 表示 RAM

読出しアドレス設定

表示データを読み出すためのアドレスを設定します。

1度設定すると、データ読み出しの度に設定する必要は有りません。

A3-0の4ビットで16桁の表示RAMアドレスを設定し、次のデータ読み出しで表示RAMデータを読み出します。

8桁表示のときはA3の値を、デコードモードではA3, A2の値は無視されます。

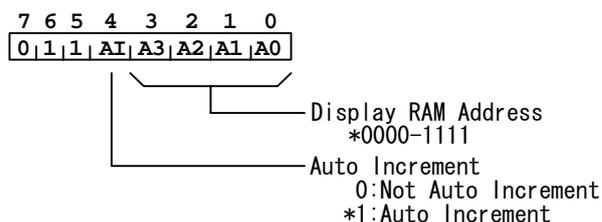
AIビットが1であれば、表示RAM読み出しでアドレスをインクリメントし、連続したアドレスのデータを次々に読み出すことができます。

RESET直後はデータ読み出しを行なうと、センサーRAM or FIFO RAMのデータ読み出しになっています。Com.3】はこれを表示RAM読み出しモードに変更する機能も持っています。

Com.3】の設定データはCom.4】のA3-0, AIと同じレジスターに設定されます。Com.3】、Com.4】への設定値は、各々そのまま相手に影響を及ぼします。

Com.3】の設定データはCom.2】の設定データに、及びその逆方向にも、影響は及ぼしません。

図 4-4) Com.3】 ビット・セット



Com.4】表示 RAM

書き込みアドレス設定

表示データを書き込むためのアドレスを設定します。

1度設定すると、データ書き込みの度に設定する必要は有りません。

A3-0の4ビットで16桁の表示RAMアドレスを設定し、次のデータ書き込みで表示RAMデータを書き込みます。

8桁表示のときはA3の値を、デコードモードではA3, A2の値は無視されます。

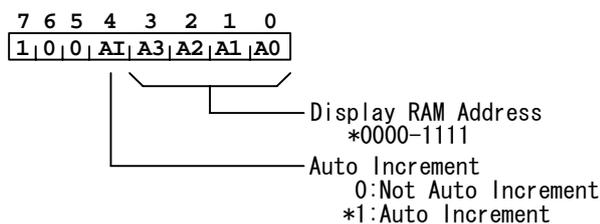
AIビットが1であれば、表示RAM書き込みでアドレスをインクリメントし、連続したアドレスにデータを次々と書き込むことができます。

Com.4】は読み出しモードの切り替えには影響しません。すなわち、Com.3】命令が設定されない限り、データ読み出しでキーコードを読み込み、データ書き込みで表示RAMへの書き込みを行なうことになります。

Com.4】の設定データはCom.3】のA3-0, AIと同じレジスターに設定されます。Com.3】、Com.4】への設定値は、各々そのまま相手に影響を及ぼします。

Com.4】の設定データはCom.2】の設定データに、及びその逆方向にも、影響は及ぼしません。

図 4-5) Com.4】ビット・セット



Com.5】表示制御

表示データ8ビットを、2つの4ビット単位にして、RAMへの書き込み禁止、及びブランク制御をしています。

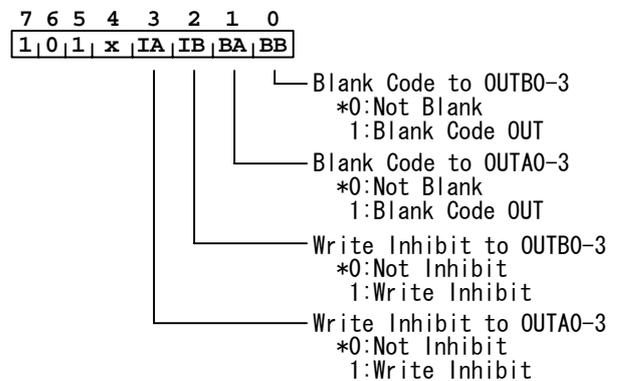
BA/BBを1に設定すれば、上/下位各4ビット出力に対して、ブランクコードを出力します。ブランクコードはCom.6】クリア命令のCD1, 0で指定した値です。

ここで、ブランクに設定しても表示RAMの値には影響を与えません。OUT0-7の出力がブランクコードに変わるだけです。再びブランクOFFにしたら、以前の表示データが、そのまま出力されます。

BA, BB双方を1にして、8ビット全てブランクにしたら、BD#出力を全時間アサートし、外部回路にもブランクであることを知らせます。

IA/IBを1に設定すれば、上/下位各4ビットに対して、書き込みを禁止します。書き込み禁止にした4ビットに影響を与えずに、8ビットバス(DB0-7)を通して書き込むことができます。

図 4-6) Com.5】ビット・セット



Com.6】クリア命令

bit 4 : CD=1 で書き込むと、D1, D0 で示すブランクコードを表示 RAM の全エリアに書き込みます。以前の表示 RAM データは全て消去されます。

実際の表示 RAM への書き込みは、クリア命令の書き込みの WR# の立ち上がりから、16 CLK 時間かかります。その間ステータスの bit 7 : DU は 1 となります。

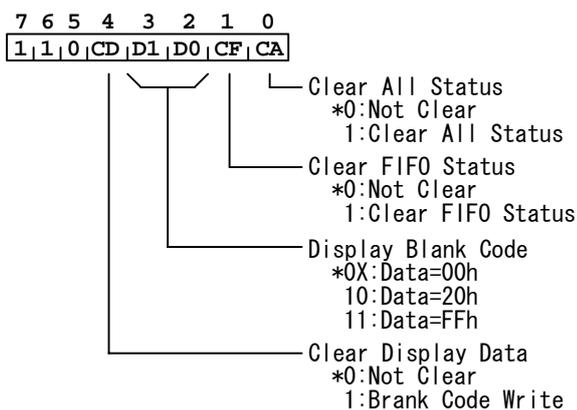
bit 1 : CF=1 で書き込むと、その他のステータスをクリアします。その項目を列挙すると、次の通りとなります。

- 1) FIFO カウンタをクリします。その結果、ステータスのビット 5-0 は 0 クリアされ、FIFO に残っていたデータはクリアされる状態になります。
- 2) マトリックス・モードであればセンサー RAM ポインターは 0 となります。すなわち Com.2】で設定されたアドレスは 0 になります。なお、Com.2】で設定された AI ビットはクリアされず、そのまま残ります。
- 3) ステータスのビット 6 S/E も 0 クリアされます。これは、N キーロールオーバーの特殊エラーモードのエラー、又はマトリックス・モードで、センサー・スイッチが 1 つでも ON であれば 1 になるビットです。

以上、ステータスのビット 6-0 は全て 0 クリアされます。

bit 0 : CA=1 で書き込むと、CD と CF が共にセットされたのに加えて、内部カウンタのリセットも行ないます。

図 4-7) Com.6】ビット・セット



Com.7】割込み終了命令

マトリックス・モードでこの命令を書き込むと、IRQ 出力をネゲートし、マトリックス・データの読み込みを再開します。

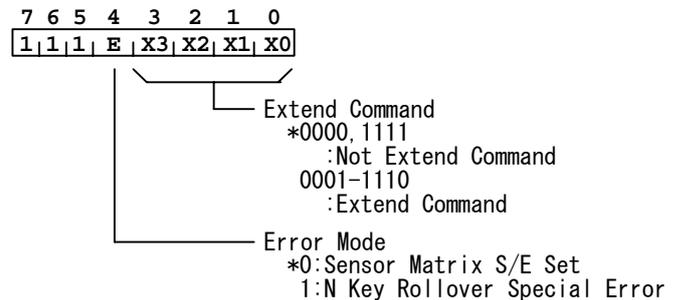
E=0 でこの命令を書き込んだ後、センサー・マトリックス読み出しで、入力の一つでも ON があればステータス bit6 : S/E を 1 にします。

E=1 であれば、ステータス S/E は常に 0 のままです。

N キーロールオーバーモードで、E=1 にセットすると、1 SLC に複数のキーが ON になると、エラーとみなし、ステータス bit6 : S/E を 1 にして、IRQ をアサートし、以降のキー入力を禁止する機能を持ちます。

bit 3-0 はオリジナルでは規定していません。ここを 0000b 又は 1111b でない命令を入れたとき、SSK82C79A で新たに規定した拡張機能が追加されます。詳細は第 5 章拡張命令を参照してください。

図 4-8) Com.7】ビット・セット



第5章 拡張命令

Com.7] で bit 3-0 で 0000b 又は 1111b でない命令を入れたとき、5種類の拡張命令となります。

拡張命令は各々独立して設定されます。x を 0b で設定した時は初期値に戻ります。

Ext.1] キー・デバウンス時間(001xb)

2 キーロックアウト、N キーロールオーバーでキーを読み込む時、標準では表示 1 サイクル (1 SLC) の標準で 10.24m 秒の間同じキーが ON であれば、チャタリング時間をオーバーしたと見なし、キー・コードを FIFO に読み込みます。

最近よく使われるメンブレンキーではチャタリング時間が長くなることが多く、10m 秒ではとりきれないときがあります。

bit 3-0 を 0011b で拡張命令を書き込むと、2 SLC (約 20m 秒) 確認してキーコードを読み込むように設定されます。

bit 3-0 を 0010b で拡張命令を書き込むと、1 SLC (約 10m 秒) のキー・デバウンス時間に戻ります。

なお、本文ではどちらの時間に設定しても、キーが ON してから FIFO にコードを読み込む時間をデバウンスサイクルとします。

図 5-1) キー・デバウンス時間設定命令

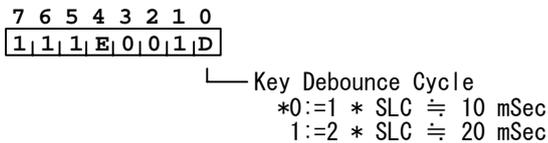
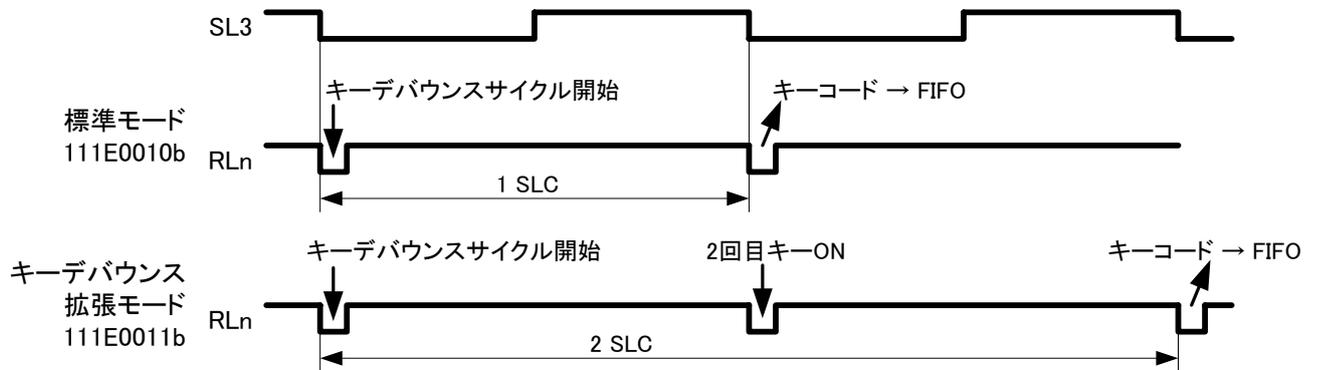


図 5-2) キー・デバウンス時間



Ext.2】 拡張走査キー (010xb)

I8279 標準の走査キー・モードではリピート／ブレイク・コードのサポートをしていません。そのため、センサー・マトリックス・モード等で苦労していたかと存じます。

SSK82C79A では bit 3-0 を 0101b で拡張命令を、続いて時間データ命令を書き込むことで、拡張走査キー・モードになります。

拡張走査キー・モードでは、Com.0] bit 2-1 の値は無視され、Nキーロールオーバー・モードになり、メーカー／リピート／ブレイク・コードを FIFO に読み込みます。

SL3-0 4 bit をフルデコードする事で $16 \times 8 = 128$ 個のキー接点をサポートします。メーカー／リピート・コードは同じで 00-7Fh に、ブレイク・コードは bit 7 を 1 にした、80-FFh となります。

SHIFT[35], CNTL[36] 入力は無視されます。

詳細は 3-3-3) 拡張Nキーロールオーバーを参照してください。

bit 3-0 を 0100b で拡張命令を書き込むと、Com.0] bit 2-1 で設定した標準モードにもどります。この時は時間データ命令はいりません。

図 5-3) 拡張走査キー命令

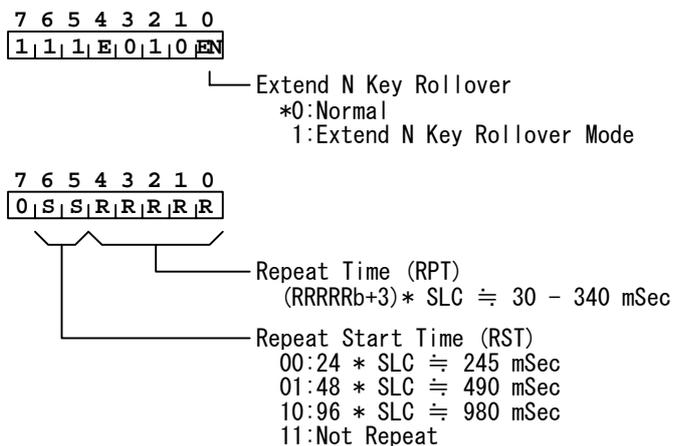
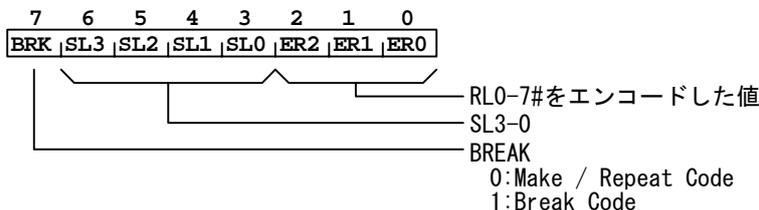


図 5-4) 拡張Nキーロールオーバー・キーコード



Ext.3】液晶文字表示 I / F (011xb)

bit 3-0 を 0111b で拡張命令を書き込むと、液晶文字表示モジュールのインターフェース信号を取り出すことができます。

液晶モジュールをアクセスするため上位アドレスをデコードした信号は L_CS# (35) に入力します。CLK 信号をもとにタイミングを取り、L_E (22) と L_WAIT# (23) を出力します。L_WAIT#信号は通常オープンコレクタ・バッファを通して、CPU の WAIT#信号へ接続します。

液晶モジュールの RS 入力はアドレスの最下位ビット、R/W#入力には WR#信号を接続します。

Ext.4】拡張クロック分周回路の出力を、本回路のクロックとしています。標準では CLK 入力がクロックですが、Ext.4】の設定によって、その 2, 4, 8 倍の時間をとることができます。

図 5-5) 液晶文字表示 I / F 命令

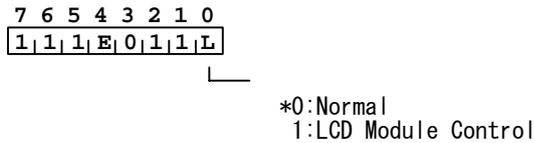
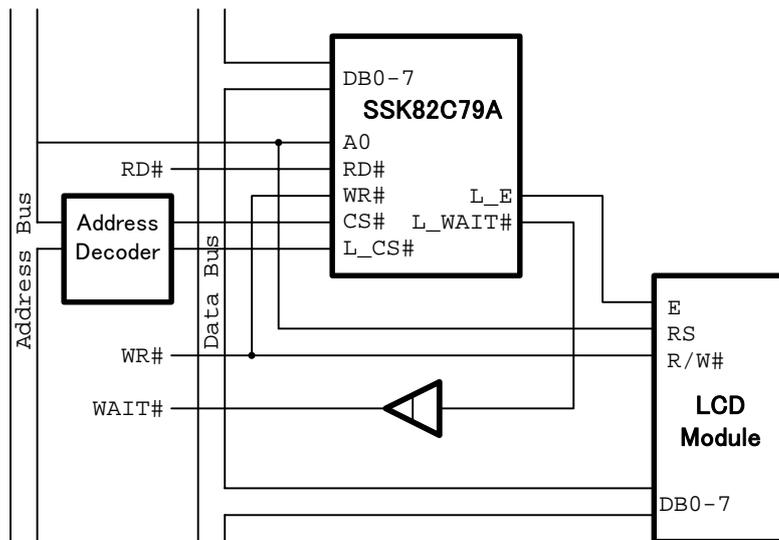


図 5-7) 液晶文字表示モジュール接続例



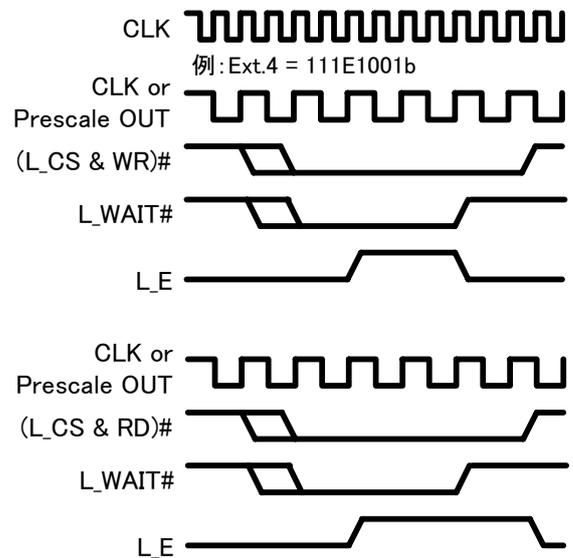
L_CS#は SSK82C79A 内で WR#, RD#入力と AND し、クロック信号の立ち上がりで同期をとります。最低 1 クロック時間後、L_E をアサートし、その 2 クロック時間後 L_WAIT#をネゲートします。L_E は書込時 2 クロック時間、読込時はその後 AND 信号がネゲートされるまでアサートされます。

CLK が 3MHz の時、E は最低 660nSec 得ることができます。

液晶モジュール E 信号アサート時間で 500nSec を得るには、CLK は 4MHz まで対応できます。

bit 3-0 を 0110b で拡張命令を書き込むと、標準モードに戻ります。

図 5-6) 液晶文字表示モジュール接続タイミング



Ext.4】 拡張クロック分周設定

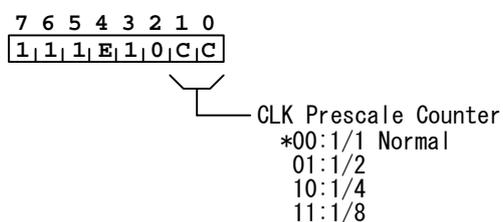
(10xxb)

I8279 標準では CLK 入力は 3 MHz 程度が最高入力周波数でした。

bit 3-0 を 10xxb で拡張命令を書き込むと、CLK 入力を ×2、×4、×8 に前分周させることができます。

内部ロジックの関係で CLK 入力周波数最高値は 10MHz です。

図 5-8) プリスケール分周命令



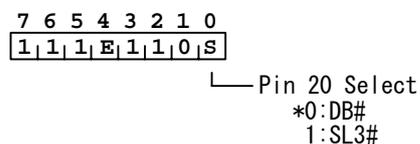
Ext.6】 BD / SL3#ポート出力設定

(110xb)

bit 3-0 を 1101b で拡張命令を書き込むと、BD# [20] ポートが SL3 の負論理信号 SL3#に変わります。SL0-3 の外部デコードに 74LS145 等を使ったとき、外部インバータ回路を節約できます。

bit 3-0 を 1100b で拡張命令を書き込むと、BD#信号出力に戻ります。

図 5-9) BDポート出力設定命令



第 6 章 使用上の注意

SSK82C79A は極力オリジナル・デバイスの仕様に合わせましたが、製造プロセス・回路構成の違い、公表されていない隠し機能、当方の勘違い、等々、置き換えてそのまま動かない可能性も有ります。

ユーザー既存の製品に使用するには、実機に SSK82C79A を搭載して動作確認をしていただくようお願いいたします。SSK82C79A の LQFP 44 Pin を既存の DIP パッケージ・パターンに置き換えることのできる、アダプターボード (LSC-8279A) を用意しています。

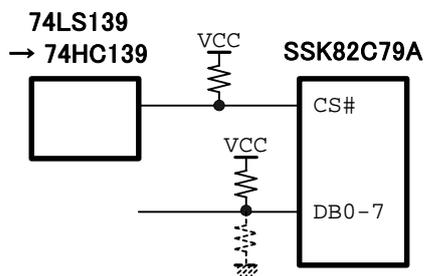
置き換えて問題になることが有った場合、些細なことでも、弊社に連絡していただくようお願いいたします。問題点やその対応を、できるだけ広く公表して、他のユーザーの便宜をはかりたいと考えています。

6-1) SSK82C79A の入力レベル

SSK82C79A の入力はヒステリシス付きの CMOS レベルです。SSK82C79A への接続が CMOS ロジックであればそのまま接続できます。

TTL ロジックであれば、CMOS バッファに取り替えるか、3.3K Ω 程度のプルアップ抵抗を入れてください。データバスに終端抵抗としてプルアップ・ダウン抵抗を入れている場合もプルアップ抵抗だけにしてください。

図 6-1) CMOS レベルへの変更



- 1) CMOS IC にするかプルアップ抵抗を入れる
- 2) プルダウン抵抗は外す

6-2) アクセスネゲート時間

SSK82C79A の CLK 信号と CS#等の CPU 側インターフェース信号は、は全く非同期に入力し、内部ロジックで同期化しています。

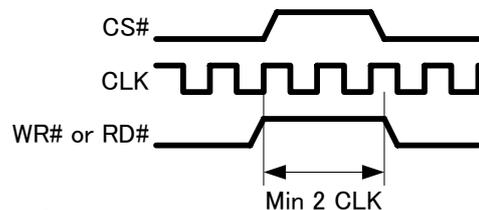
そのため CPU 側から連続アクセスしたときは最低 2 CLK 時間のネゲートを必要とします。

従来の CPU ではこの程度の時間は自動的に得られます。しかし、最新 CPU の連続アクセスではこの時間を意識して作らなければならないかもしれません。

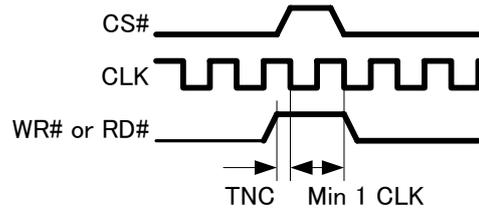
CPU 側インターフェース信号と CLK の立ち下がりと同期をとることができれば最低 1 CLK 時間強のネゲートですますこともできます。

図 6-2) アクセスネゲート時間

非同期入力時



同期入力時



TNCを確保できれば後 1 CLK ネゲートでよい

6-3) 高速プロセスの影響

SSK82C79A は最新の CMOS プロセスで製造されています。内部ロジック回路はオリジナルの I8279 の十倍近いスピードで動作します。それは、従来のチップより十倍幅の狭いノイズに対しても、反応して、誤動作を起こす可能性があることを示します。

ホスト CPU と同じ基板上に SSK82C79A を搭載した場合は、まず問題はありません。

ただ、SSK82C79A をホスト CPU と別基板に搭載して、フラットケーブル等で接続している場合、特に CS#, WR#, RD#信号を SSK82C79A のピン位置で再確認してください。

信号のインピーダンスマッチングが取れていない場合、信号の立ち上がり・下がりにリンギングが出ることがあります。

長い平行線の間には信号の誘導もあり得ます。

これらは数 n 秒程度の幅で、I8279 では無視できたかも知れませんが。

その時間が内部フリップフロップのセットアップ・ホールドタイムや必要パルス幅を満足していないと、メタステーブル状態となって、入力データと無関係に不定データが記憶され、誤動作の原因となります。

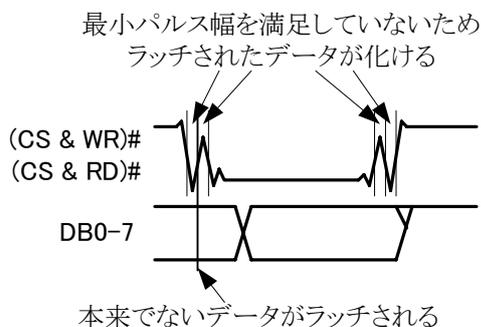
SSK82C79A は、命令データにレジスタ切替えアドレス部を持っているため、違うデータがそのまま残ってしまう可能性が高くなります。

これらの信号は、今たまたま正常に動作していても、いつエラーが出るかわかりません。

次のような対策を取り、出ないようにしてください。

- 1) ホスト側からの引き出し線をなるべく短くしてください。配線の予備を見て長くしている場合は、短くカットしてください。
- 2) 終端抵抗でインピーダンスマッチングを取ってください。配線と終端のインピーダンスが合うと、信号の反射が起きず、リンギング等は無くなります。1本おきにグランドと信号を配置したフラットケーブルのインピーダンスは 100Ω 程度です。100Ω の抵抗でプルアップすると、インピーダンスマッチングをとることができます。ただこの方法は 100Ω 負荷を十分駆動できる、ドライブ IC が必要となります。
- 3) コンデンサを入力に接続したり、フェライトコアをケーブルに入れ、波形を鈍らせます。
SSK82C79A は CLK 以外の全ての入力をシュミット入力としています。そのため、立ち上げ・下げが単調に出れば、その時間が少々かかっても問題となりません。ただし、データ信号等の時間差が問題になるかも知れません。時間マージンが十分取れていることも確認してください。

図 6-3) リンギングによるエラー



第7章電気特性・外形

7-1) 最大定格

項目	略号	条件	定格	単位
電源電圧	VCC		-0.5~+6.0	V
入力電圧	VI		-0.5~+6.0	V
出力電圧	VO		-0.5~+6.0	V
入力電流	Ii		20	mA
出力電流	Io		20	mA
動作周囲温度	TA		-40~+85	°C
保存温度	Tstg		-65~+150	°C

7-2) DC 電気特性

DC特性 (TA=-40~+85°C, VCC=5.0V±10%)

略号	項目	条件	MIN.	TYP.	MAX.	単位
VIH	高レベル入力電圧		0.7VCC		VCC	V
VIL	低レベル入力電圧		0		0.3VCC	V
VP	シュミット上昇トリガ電圧	CLKを除く入力	2.85		3.75	V
VN	シュミット下降トリガ電圧	CLKを除く入力	1.15		1.75	V
VH	シュミットヒステリシス電圧	CLKを除く入力	1.30		2.07	V
IOH	高レベル出力電流	VOH=VCC-0.4V	-9			mA
IOL	低レベル出力電流	VOL=0.4V	9			mA
VOH	高レベル出力電圧	IOH=0mA	VCC-0.1			V
VOL	低レベル出力電圧	IOL=0mA			0.1	V
Iic	入力リーク電流(DB0-7)	VI=VCC or GND			±10	μA
IIL	入力リーク電流(その他)	VI=GND	45	131	320	μA
RPU	プルアップ抵抗値	DB0-7を省く入力	17.2	38.2	100	KΩ
IDD	電源電流	VCC=5.0V±10%			10	mA

DC特性 (TA=-40~+85°C, VCC=3.3V±10%)

略号	項目	条件	MIN.	TYP.	MAX.	単位
VIH	高レベル入力電圧		0.8VCC		VCC	V
VIL	低レベル入力電圧		0		0.2VCC	V
VP	シュミット上昇トリガ電圧	CLKを除く入力	1.95		2.60	V
VN	シュミット下降トリガ電圧	CLKを除く入力	0.75		1.20	V
VH	シュミットヒステリシス電圧	CLKを除く入力	0.90		1.57	V
IOH	高レベル出力電流	VOH=VCC-0.4V	-9			mA
IOL	低レベル出力電流	VOL=0.4V	9			mA
VOH	高レベル出力電圧	IOH=0mA	VCC-0.1			V
VOL	低レベル出力電圧	IOL=0mA			0.1	V
Iic	入力リーク電流(DB0-7)	VI=VCC or GND			±8	μA
IIL	入力リーク電流(その他)	VI=GND	14.5	59.7	135	μA
RPU	プルアップ抵抗値	DB0-7を省く入力	22.2	55.3	248.3	KΩ
IDD	電源電流	VCC=3.3V±10%			6	mA

7-3) 入力容量

略号	項目	条件	MIN.	TYP.	MAX.	単位
CIN	入力容量	VIN=0V			10	pF
COU	出力容量	VOU=0V			10	pF

7-4) AC 電気特性 5V±10%

7-4-1) CPU データ読込サイクル

略号	項目	条件	MIN.	TYP.	MAX.	単位
TAR	A0,CS# アサート → RD# ↓		0			ns
TRA	RD# ↑ → A0,CS# ネゲート		0			ns
TRR	RD# パルス幅		50			ns
TRD	RD# ↓ → DB0-7 アサート				50	ns
TAD	A0,CS# ↓ → DB0-7 アサート				50	ns
TDF	RD# ↑ → DB0-7 フロート		0			ns

7-4-2) CPU データ書込サイクル

略号	項目	条件	MIN.	TYP.	MAX.	単位
TAW	A0,CS# アサート → WR# ↓		0			ns
TWA	WR# ↑ → A0,CS# ネゲート		0			ns
TWW	WR# パルス幅		50			ns
TDW	DB0-7 アサート → WR# ↑		50			ns
TWD	WR# ↑ → DB0-7 ホールド時間		0			ns

7-4-3) CPU アクセス・ネゲート・サイクル

略号	項目	条件	MIN.	TYP.	MAX.	単位
TNA	RD#, WR# ネゲート時間	CLK と非同期	2			CLK
TNS	RD#, WR# ネゲート時間	CLK と同期後	1			CLK
TNC	RD#, WR# ↑ → CLK ↓	CLK と同期	10			ns

注意: 前後のサイクルで CS# がアサートされている場合

7-4-4) その他の信号

略号	項目	条件	MIN.	TYP.	MAX.	単位
TPW	CLK パルス幅		40			ns
TCY	CLK サイクル		100			ns
TSU	入力信号 → CLK ↑		10			ns
TOD	CLK ↑ → 出力信号				20	ns
TRES	RESET 信号幅		4			CLK

注意: 入力信号=RL0-7, SHIFT, CNTL, STB, L_CS#
出力信号=IRQ, OUTB0-3, OUTA0-3, L_WAIT, L_E, BD#, SL0-3, SL#3

7-5) AC 電気特性 3.3V±10%

7-5-1) CPU データ読込サイクル

略号	項目	条件	MIN.	TYP.	MAX.	単位
TAR	A0,CS# アサート → RD# ↓		0			ns
TRA	RD# ↑ → A0,CS# ネゲート		0			ns
TRR	RD# パルス幅		80			ns
TRD	RD# ↓ → DB0-7 アサート				80	ns
TAD	A0,CS# ↓ → DB0-7 アサート				80	ns
TDF	RD# ↑ → DB0-7 フロート		0			ns

7-5-2) CPU データ書込サイクル

略号	項目	条件	MIN.	TYP.	MAX.	単位
TAW	A0,CS# アサート → WR# ↓		0			ns
TWA	WR# ↑ → A0,CS# ネゲート		0			ns
TWW	WR# パルス幅		80			ns
TDW	DB0-7 アサート → WR# ↑		80			ns
TWD	WR# ↑ → DB0-7 ホールド時間		0			ns

7-5-3) CPU アクセス・ネゲート・サイクル

略号	項目	条件	MIN.	TYP.	MAX.	単位
TNA	RD#, WR# ネゲート時間	CLK と非同期	2			CLK
TNS	RD#, WR# ネゲート時間	CLK と同期後	1			CLK
TNC	RD#, WR# ↑ → CLK ↓	CLKと同期	16			ns

注意: 前後のサイクルで CS# がアサートされている場合

7-5-4) その他の信号

略号	項目	条件	MIN.	TYP.	MAX.	単位
TPW	CLK パルス幅		70			ns
TCY	CLK サイクル		160			ns
TSU	入力信号 → CLK ↑		15			ns
TOD	CLK ↑ → 出力信号				30	ns
TRES	RESET 信号幅		4			CLK

注意: 入力信号=RL0-7, SHIFT, CNTL, STB, L_CS#
出力信号=IRQ, OUTB0-3, OUTA0-3, L_WAIT, L_E, BD#, SL0-3, SL#3

図 7-1) CPU読み出しタイミング

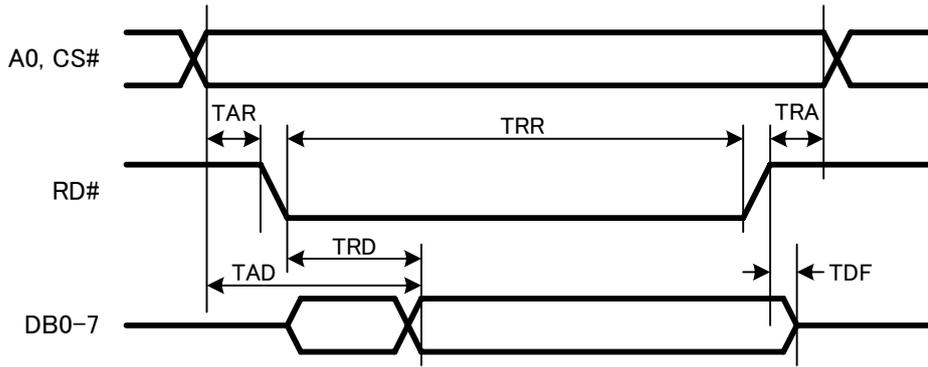


図 7-2) CPU書き込みタイミング

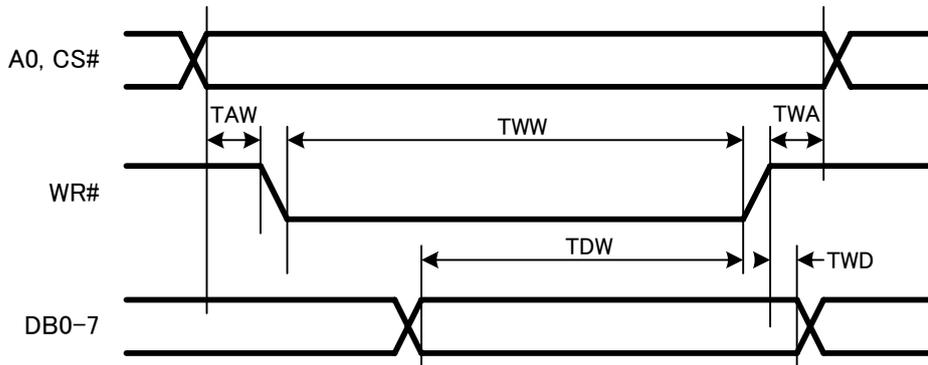
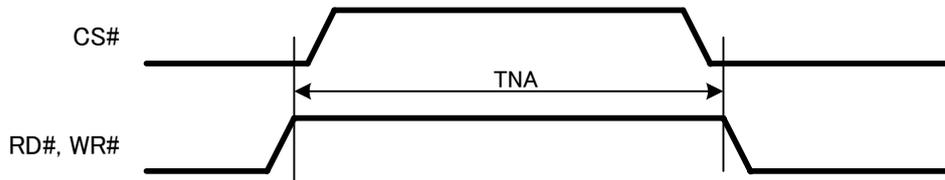


図 7-3) CPUアクセス・ネゲート・タイミング

非同期タイミング



同期タイミング

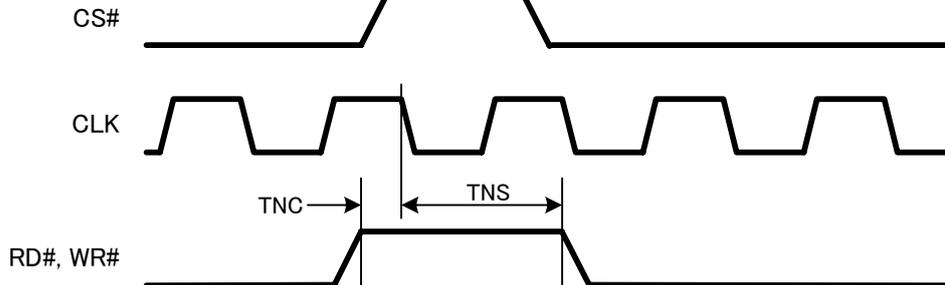
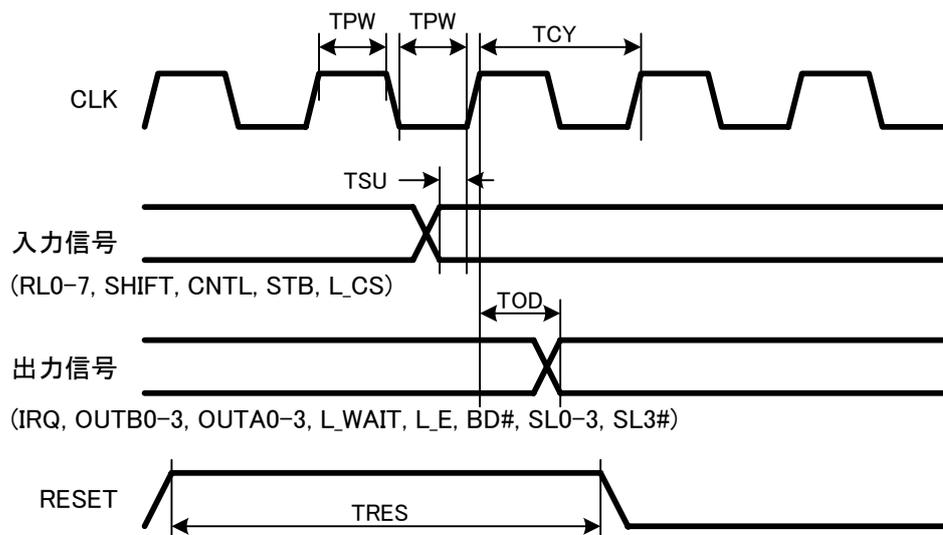


図 7-4) その他の信号



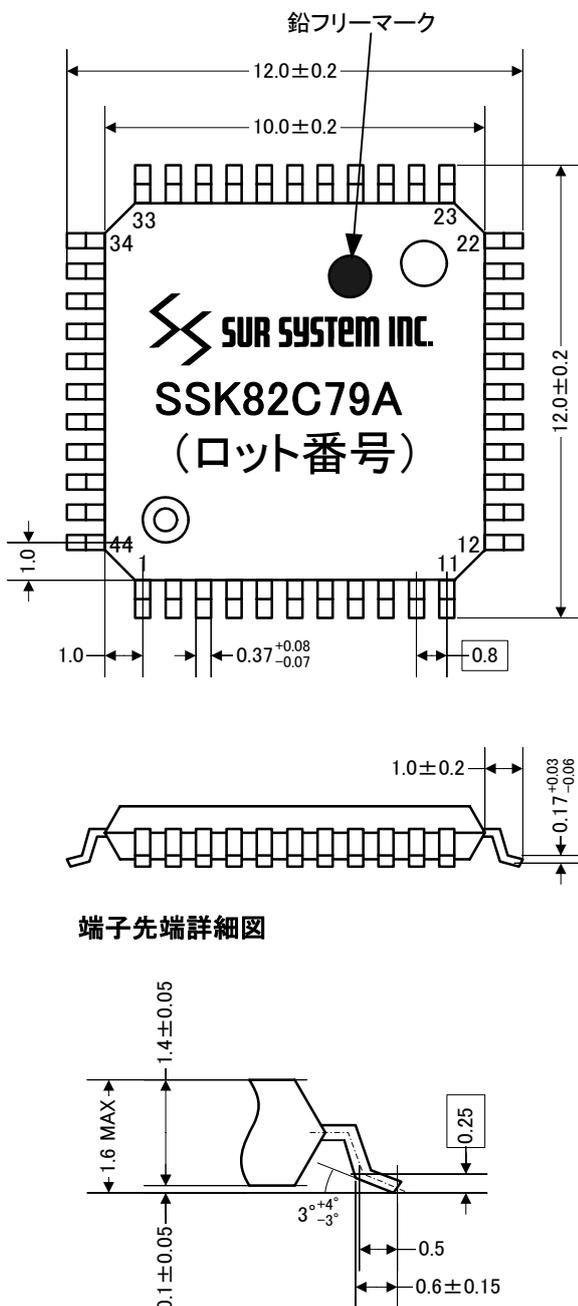
7-6) パッケージ外形図

SSK82C79A は 44 ピン薄型プラスチック 4 方向フラットパッケージ (LQFP) です。

SSK82C79 より厚みが薄く、リードピンの長さが短くなっています。ピンピッチ等はコンパクトであるため、そのまま置き換えることができます。

捺印には鉛フリーであることを示す円マークが入ります。

図 7-5) SSK82C79A 外形・捺印図



7-7) ハンダ付け条件

SSK82C79A は鉛フリーハンダに対応しています。リード線表面は Sn-Bi メッキです。

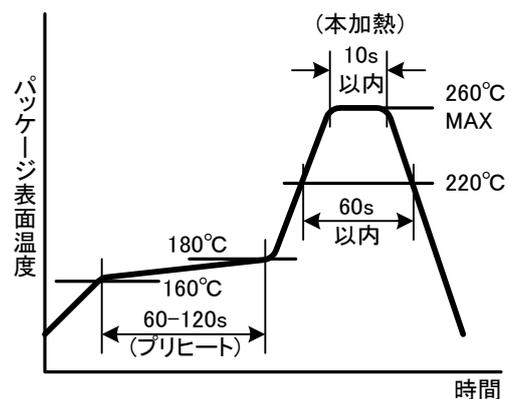
ハンダゴテで手ハンダするときは 350°C・3 秒以内としてください。赤外線リフローの時は図 7-6) に従ってください。

SSK82C79A は室内に裸のまま放置すると、室内の湿気を吸収します。そのまま全体加熱方式でハンダ付けすると水分がパッケージ内で蒸発し、パッケージにひびを入れたり、破損することがあります。

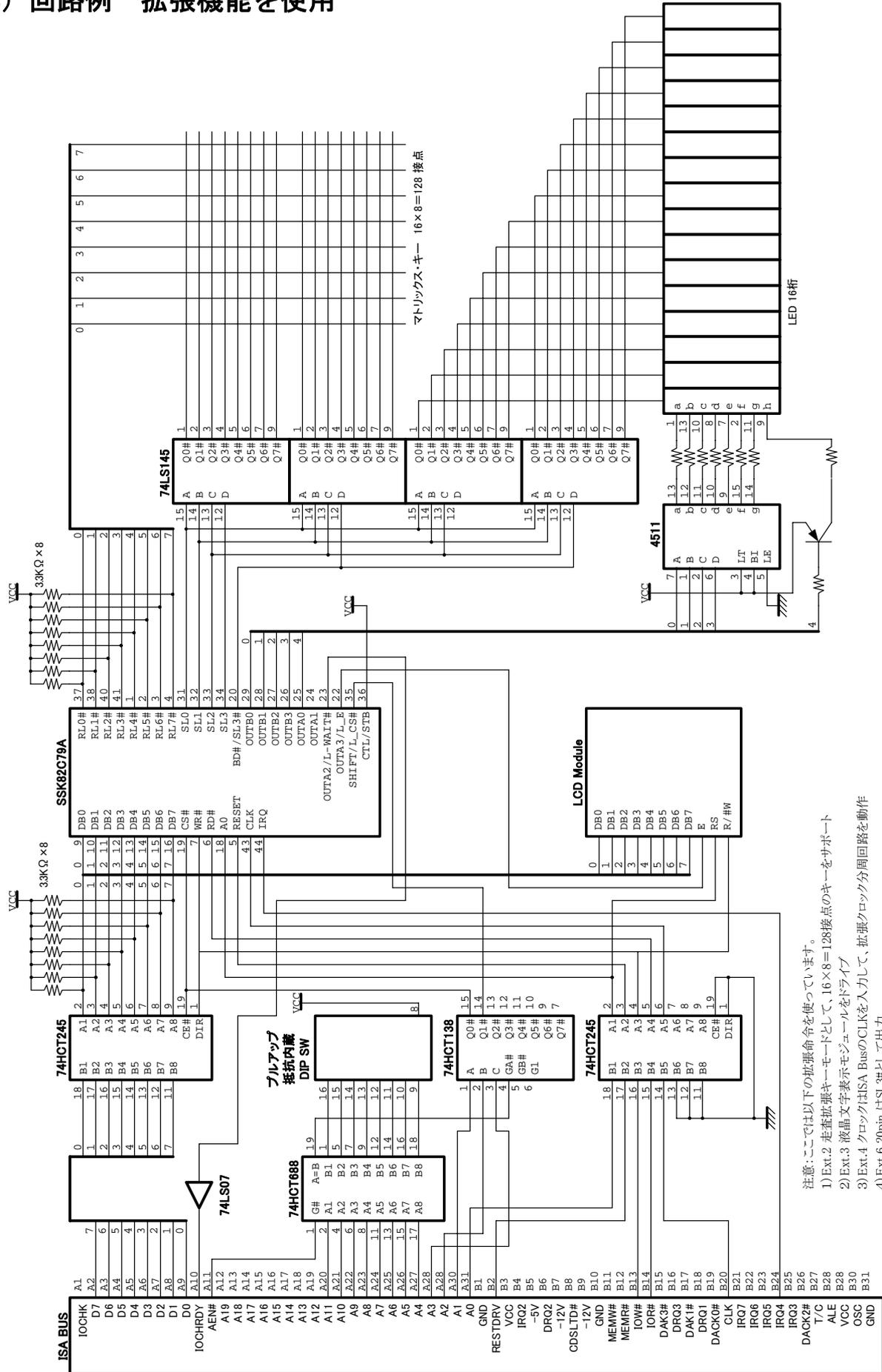
それを防ぐため次の注意を守ってください。

- 1) メーカーのアルミラミネート製のドライパックに熱圧着で封入したものは 1 年以上放置しても問題はありません。
- 2) ドライパック開封後は、25°C、65%Rh 以下の所に保存し、7 日以内にハンダ付けしてください。除湿槽に入れておくことを推奨します。カメラ用の保管庫などが流用できます。
- 3) それ以外外気に触れた場合、125°C で 10 時間以上プリベークしてから、ハンダ付けしてください。

図 7-6) 赤外線リフロー温度プロファイル



7-8) 回路例 拡張機能を使用



注意: ここでは以下の拡張命令を使っています。
 1) Ext.2 非番拡張キーモードとして、16×8=128接点のキーをサポート
 2) Ext.3 液晶文字表示モジュールをドライブ
 3) Ext.4 クロックはISA BusのCLKを入力して、拡張クロック分周回路を動作
 4) Ext.6 20pin はSL3#として出力